

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020010045783 A
 (43)Date of publication of application: 05.06.2001

(21)Application number: 1019990049226
 (22)Date of filing: 08.11.1999

(71)Applicant: SAMSUNG ELECTRONICS CO., LTD.
 (72)Inventor: CHO, JUN HAENG
 JUNG, JIN U

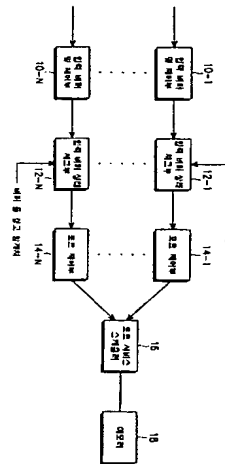
(51)Int. Cl. H04L 12/56

(54) FLOW CONTROL METHOD AND APPARATUS IN ETHERNET SWITCH

(57) Abstract:

PURPOSE: A flow control method and an apparatus of the same in ethernet switch are provided to prevent effectively loss of data according to the delay in processing by controlling the flow between a switch input buffer and a memory within the ethernet switch.

CONSTITUTION: The ethernet switch has a plurality of ports. A plurality of port input buffers store temporarily the received packet data and corresponds to the plurality of ports, respectively. Input state check units(12-1,...,12-N) check the states of the respective port input buffers and provide the checked states as the respective packet state information. A port service scheduler(16) schedules in order to allocate the priority of each port to the plural input ports by using the respective buffer states. The ethernet switch reads the packet data stored in each port input buffer and processes on the basis of the allocated priority.



COPYRIGHT 2001 KIPO

Legal Status

Date of final disposal of an application (20020620)

AL

(19)대한민국특허청(KR)
(12) 공개특허공보(A)(51) Int. Cl. 6
H04L 12/56(11) 공개번호 특2001-0045783
(43) 공개일자 2001년06월05일

(21) 출원번호 10-1999-0049226

(22) 출원일자 1999년11월08일

(71) 출원인 삼성전자 주식회사 윤종용
경기 수원시 팔달구 매탄3동 416(72) 발명자 조준행
서울특별시강남구개포동현대아파트203-501
정진우
경기도군포시금정동무궁화아파트124-1402

(74) 대리인 이견주

심사청구 : 있음

(54) 이더넷 스위치에서의 흐름제어 방법 및 장치

요약

본 발명은 이더넷 스위치내 스위치 입력버퍼와 메모리간에서의 흐름제어 방법 및 장치에 관한 것이다. 본 발명은, 이더넷 스위치는 다수의 포트들 및 다수의 입력 버퍼들을 구비하며, 상기 다수의 입력버퍼들 각각은 상기 포트들 각각에 대응되며 수신된 패킷데이터를 임시 저장하는, 상기 이더넷 스위치에서의 흐름제어방법에 있어서, 상기 입력버퍼들 각각의 상태를 체크하여 각각의 버퍼상태정보로 제공하는 과정과, 각각의 버퍼상태정보를 이용하여 각 포트들에 대한 우선순위를 할당하는 과정과, 상기 할당된 우선순위에 의거하여 입력버퍼들 각각에 저장된 패킷데이터를 리드하여 수신 처리하는 과정으로 이루어 진다. 또한 버퍼상태정보를 이용하여 수신처리동작과 송신처리동작중의 하나에 우선순위를 할당하고 우선순위에 따라 수신 및 송신 처리동작을 수행한다.

대표도

도2

색인어

패킷 스위치, 흐름제어, 우선순위 할당, 스케줄링

명세서

도면의 간단한 설명

도 1은 종래 기술에 따른 입력버퍼와 메모리간의 흐름 제어를 위한 이더넷 스위치의 개략 블록 구성도,
도 2는 본 발명의 실시 예에 따라 입력버퍼와 메모리간의 흐름제어를 위한 이더넷 스위치의 블록 구성도.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야 종래기술

본 발명은 이더넷 스위치에 관한 것으로, 특히 이더넷 스위치내 스위치 입력버퍼와 메모리간에서의 흐름제어 방법 및 장치에 관한 것이다.

최근에는 이더넷 스위치(ethernet switch)라고 하는 새로운 LAN기기가 등장했다. 이더넷 스위치는 한마디로 멀티포트(multi-

port) 브릿지라고 할 수 있다. 이더넷 스위치의 각 포트에 연결된 각 이더넷에는 수십 내지 수백Mbps(mega bit per second) 전송속도를 가지게 할당되어져 있으며, 그에 따라 고속의 데이터 전송이 가능하게 한다. 이러한 이더넷 스위치를 이용하게 되면 여러 개의 이더넷 세그먼트 패킷을 효율적으로 다른 세그먼트에 전송할 수 있어, 결과적으로는 네트워크의 트래픽을 줄일 수 있다.

보다 구체적으로 설명하면, 이더넷 스위치는 다수의 포트들 예컨대, 포트①~⑧을 가지고 있으며, 상기 다수의 포트들중 각 포트들에 연결된 각 이더넷에 한 대의 단말 예컨대, PC(Personal Computer)들을 접속시키고 있다. 또한 주변로직으로 이더넷 스위치를 경유하는 패킷 및 포트 제어에 관련된 정보를 저장하기 위한 메모리와, 이더넷 스위치를 제어하기 위한 CPU(Central Processing Unit)들을 포함할 수 있다. 이더넷 스위치 장치는 상기 CPU가 있는 구조와 없는 구조로 크게 분류되며, CPU가 있는 구조의 이더넷 스위치는 통상 관리 스위치(managed switch)라 칭해지며, 상기 CPU가 없는 구조의 이더넷 스위치는 통상 비관리 스위치(unmanaged switch)라 칭해진다. 상기 이더넷 스위치에는 각 포트들에 대응된 물리계층부(Physical layer: PHY)와 매체 액세스 제어부(Media Access Control: MAC) 및 각 포트를 제어하는 포트제어부 등등이 포함되어 있다.

기존의 이더넷 스위치는 각 포트에서 들어오는 패킷을 입력버퍼에 임시 저장하고 목적하는 포트를 찾는 기능(destination MAC address search)을 수행한 후 그 패킷을 이더넷 스위치의 메모리에 저장한다. 이때, 패킷 스위치가 오버로드상태가 되면 입력버퍼에 인가된 패킷에 대한 처리시간이 지연된다. 그에 따라 상기 입력버퍼는 이후에 계속해서 인가되는 패킷들에 의해 오버플로우(over flow)가 발생되므로 결국 상기 입력버퍼에 저장되지 못하는 패킷들은 드롭된다. 이는 이더넷 스위치에서 데이터 손실이 발생되었음을 의미한다.

이를 도 1의 일 예 구성을 참조하여 보다 상세하게 설명한다. 도 1은 종래 기술에 따른 입력버퍼와 메모리간의 흐름 제어를 위한 이더넷 스위치의 개략 블록 구성도이다. 도 1에서, 입력버퍼 및 제어부들(2-1,...,2-N) 각각은 이더넷 스위치에 구비된 다수의 입력포트들에 각각 대응 연결되며, 대응된 입력포트를 통해 입력되는 패킷 데이터를 내부의 입력버퍼에 임시 저장시키는 역할을 수행한다. 포트제어부들(4-1,...,4-N) 각각은 입력버퍼 및 제어부들(2-1,...,2-N) 각각에 대응 연결되어 있으며, 각 포트의 수신동작 및 송신동작을 관장한다. 또한 각 동작의 일련의 절차를 수행하고 필요한 명령을 하위의 블록으로 전달하며, 상기 하위의 블록과 필요한 데이터를 송수신한다. 포트 서비스 스케줄러(6)는 포트제어부들(4-1,...,4-N)이 서비스할 각각의 포트들에 대한 우선순위를 결정하여 주는 역할을 수행한다. 종래 기술에 따라 포트 서비스 스케줄러(6)는 모든 포트에 대해서 동일한 우선순위를 갖도록 해준다. 메모리(8)는 어드레스 서치를 위한 서치 메모리, 링크 설정을 위한 링크메모리, 패킷 데이터를 저장하는 패킷 메모리 등이 포함되어 있다.

포트 서비스 스케줄러(6)에서는 수신 또는 송신되는 데이터가 있으면 그 순서에 따라 포트제어부들(4-1,...,4-N)중 해당 포트제어부를 제어하여 패킷 데이터가 송신 또는 수신되게 한다. 송신시에는 포트 서비스 스케줄러(6)에 의해 메모리(8)에 저장된 패킷데이터가 리드되어 해당 포트로 출력되게 제어되며, 수신시에는 포트 서비스 스케줄러(6)에 의해 수신데이터가 메모리(8)에 저장된다.

이때, 패킷 스위치가 오버로드상태(혼잡상태)가 되면 입력버퍼에 인가된 패킷 데이터에 대한 처리시간이 지연된다. 그에 따라 상기 입력버퍼는 이후에 계속해서 인가되는 패킷들에 의해 오버플로우(over flow)가 발생되므로 결국 상기 입력버퍼에 저장되지 못하는 패킷들은 드롭된다.

상술한 바와 같은 종래의 이더넷 스위치는 각 포트 입력버퍼의 상태에 상관없이 각 포트에 대해 동일한 우선순위로 처리를 하기 때문에 혼잡상태에서 입력버퍼 풀(input buffer full)인 포트의 패킷 드롭을 효과적으로 회피할 수 없다.

발명이 이루고자하는 기술적 과제

따라서 본 발명의 목적은 이더넷 스위치내의 데이터 전송에 있어서 처리지연에 따른 데이터 손실을 효과적으로 방지하기 위한 방법 및 장치를 제공하는데 있다.

본 발명의 다른 목적은 이더넷 스위치내의 다수의 포트들의 처리 우선순위를 두어 효과적이고 안정적인 패킷 교환이 이루어지게 하기 위한 방법 및 장치를 제공하는데 있다.

상기한 목적에 따라, 본 발명은, 이더넷 스위치는 다수의 포트들 및 다수의 입력 버퍼들을 구비하며, 상기 다수의 입력버퍼들 각각은 상기 포트들 각각에 대응되며 수신된 패킷데이터를 임시 저장하는, 상기 이더넷 스위치에서의 흐름제어방법에 있어서, 상기 입력버퍼들 각각의 상태를 체크하여 각각의 버퍼상태정보로 제공하는 과정과, 각각의 버퍼상태정보를 이용하여 각 포트들에 대한 우선순위를 할당하는 과정과, 상기 할당된 우선순위에 의거하여 입력버퍼들 각각에 저장된 패킷데이터를 리드하여 수신 처리하는 과정으로 이루어짐을 특징으로 한다.

또한 본 발명은, 이더넷 스위치에서의 흐름제어를 위한 장치에 있어서, 상기 이더넷 스위치에 구비된 다수의 포트들과, 상기 다수의 포트 입력버퍼들 각각은 상기 포트들 각각에 대응되며 수신된 패킷데이터를 임시 저장하는 다수의 포트 입력 버퍼들과, 상기 포트 입력버퍼들 각각의 상태를 체크하여 각각의 버퍼상태정보로 제공하는 입력버퍼 상태 체크부와, 각각의 버퍼상태정보를 이용하여 각 포트들에 대한 우선순위를 상기 다수의 포트 각각에 할당하게 스케줄링하는 포트 서비스 스케줄러로 구성하여, 상기 이더넷 스위치가 상기 할당된 우선순위에 의거하여 포트 입력버퍼들 각각에 저장된 패킷데이터를 리드하여 수신

처리함을 특징으로 한다.

발명의 구성 및 작용

이하 본 발명의 바람직한 실시 예들을 첨부한 도면을 참조하여 상세히 설명한다. 도면들 중 동일한 구성요소들은 가능한 한 어느 곳에서든지 동일한 부호들로 나타내고 있음에 유의해야 한다. 또한 본 발명의 요지를 불필요하게 흐릴 수 있는 공지 기능 및 구성에 대한 상세한 설명은 생략한다.

도 2는 본 발명의 실시 예에 따라 입력버퍼와 메모리간의 흐름제어를 위한 이더넷 스위치의 블록 구성도로서, 도 1의 구성과 대비하여 볼 때 입력버퍼 상태 체크부들(12-1,...,12-N)이 추가 구비되어 있다. 입력버퍼 상태 체크부들(12-1,...,12-N) 각각은 입력버퍼 및 제어부들(10-1,...,10-N) 각각에 대응 연결되어 있으며, 또한 포트 제어부들(14-1,...,14-N) 각각에 대응 연결되어 있다.

도 2에서, 입력버퍼 및 제어부들(10-1,...,10-N) 각각은 이더넷 스위치에 구비된 다수의 입력포트들에 각각 대응 연결되며, 대응된 입력포트를 통해 입력되는 패킷 데이터를 내부의 입력버퍼에 임시 저장시키는 역할을 수행한다. 입력버퍼 상태 체크부들(12-1,...,12-N) 각각은 대응 연결된 포트 입력버퍼 및 제어부(10-1,...,10-N)내의 입력버퍼의 상태를 체크하고 그에 따른 버퍼상태정보를 대응 연결된 각 포트제어부들(14-1,...,14-N)에게 제공한다. 보다 구체적으로 설명하면, 입력버퍼 상태 체크부들(12-1,...,12-N) 각각에는 입력버퍼가 풀이 될 가능성을 있음을 나타내는 버퍼 풀 경고 임계치를 미리 설정하고 있다. 그래서 대응연결된 대응 연결된 포트 입력버퍼 및 제어부(10-1,...,10-N)내의 입력버퍼의 상태(데이터량)과 상기 버퍼 풀 경고 임계치를 비교하고, 만약 상기 입력버퍼의 상태(데이터량)가 상기 미리 설정된 버퍼 풀 경고 임계치를 초과하게 되면 버퍼 풀 경고메시지(버퍼상태정보)를 포트 제어부(14-1,...,14-N)로 제공한다.

포트제어부들(14-1,...,14-N) 각각은 입력버퍼 상태 체크부들(12-1,...,12-N) 각각에 대응 연결되어 있으며, 각 포트의 수신동작 및 송신동작을 관장한다. 또한 각 동작의 일련의 절차를 수행하고 필요한 명령을 하위의 블록으로 전달하며, 상기 하위의 블록과 필요한 데이터를 송수신한다. 특히 본 발명의 실시 예에 따라 포트제어부들(14-1,...,14-N) 각각은 대응 연결된 입력버퍼 상태 체크부들(12-1,...,12-N)로부터 버퍼 풀 경고 메시지가 수신되면 이를 포트 서비스 스케줄러(16)로 제공한다. 또한 포트제어부들(14-1,...,14-N) 각각은 상기 버퍼 풀 경고 메시지가 수신되면 수신처리동작과 송신처리동작 중 수신처리동작에 우선순위를 할당해 주어 우선적으로 처리될 있게 한다. 그리고 포트 서비스 스케줄러(16)에서 우선순위를 할당해 주면 우선순위에 의거하여 대응 연결된 입력버퍼 및 제어부(10-1,...,10-N)내 입력버퍼에 임시 저장되어 있는 패킷 데이터를 리드하여 포트 서비스 스케줄러(16)에 제공한다.

포트 서비스 스케줄러(16)는 포트 제어부들(14-1,...,14-N)에서 제공되는 버퍼 풀 경고 메시지를 이용하여 포트제어부들(14-1,...,14-N)이 서비스할 각각의 포트들에 대한 우선순위를 결정하여 주는 역할을 수행한다. 즉 포트 제어부들(14-1,...,14-N) 중 버퍼 풀 경고 메시지를 제공하는 포트 제어부에 대응된 포트에 우선순위를 할당하도록 스케줄링한다. 그러므로 입력버퍼들 중 버퍼 풀 위험이 있는 포트들에 대해서는 최우선 순위를 갖고 입력 패킷 데이터를 처리하게 된다. 또한 포트 서비스 스케줄러(16)는 스케줄에 따라 메모리(18)에 저장된 패킷 데이터를 라이트 또는 리드한다. 메모리(18)는 어드레스 서치를 위한 서치 메모리, 링크 설정을 위한 링크메모리, 패킷 데이터를 저장하는 패킷 메모리 등이 포함되어 있다. 메모리(18)에는 본 발명의 실시 예에 따른 흐름 제어에 의거하여 패킷 데이터가 저장되며, 특정 포트로 출력시 상기 메모리(18)에 저장된 패킷데이터가 리드된다.

상술한 본 발명의 설명에서는 구체적인 실시 예에 관해 설명하였으나, 여러 가지 변형이 본 발명의 범위에서 벗어나지 않고 실시할 수 있다. 따라서 본 발명의 범위는 설명된 실시 예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위의 균등한 것에 의해 정해 져야 한다.

발명의 효과

상술한 바와 같이 본 발명은 입력버퍼 풀이 될 가능성이 있는 포트들이 먼저 서비스됨에 따라 혼잡상황에서도 상기 포트들에서 패킷 드롭이 발생하지 않고 안정적으로 전송이 이루어지게 한다.

(57)청구의 범위

청구항1

이더넷 스위치는 다수의 포트들 및 다수의 입력 버퍼들을 구비하며, 상기 다수의 입력버퍼들 각각은 상기 포트들 각각에 대응되며 수신된 패킷데이터를 임시 저장하는, 상기 이더넷 스위치에서의 흐름제어방법에 있어서,

상기 입력버퍼들 각각의 상태를 체크하여 각각의 버퍼상태정보로 제공하는 과정과,

각각의 버퍼상태정보를 이용하여 각 포트들에 대한 우선순위를 할당하는 과정과,

상기 할당된 우선순위에 의거하여 입력버퍼들 각각에 저장된 패킷데이터를 리드하여 수신 처리하는 과정으로 이루어짐을 특징으로 하는 이더넷 스위치에서의 흐름제어방법.

청구항2

제1항에 있어서, 상기 버퍼 상태정보는 상기 입력버퍼들 각각의 상태를 미리 설정된 풀 경고 임계치와 비교함에 의해서 생성됨을 특징으로 하는 이더넷 스위치에서의 흐름제어방법.

청구항3

제2항에 있어서, 상기 포트 입력버퍼의 상태가 미리 설정된 풀 경고 임계치를 초과하게 되는 포트에 최우선순위를 할당하여 우선적으로 수신처리되게 함을 특징으로 하는 이더넷 스위치에서의 흐름제어방법.

청구항4

제1항에 있어서, 상기 버퍼상태정보를 이용하여 수신처리동작과 송신처리동작중의 하나에 우선순위를 할당하고 우선순위에 따라 수신 및 송신 처리동작을 수행하는 과정을 더 가짐을 특징으로 하는 이더넷 스위치에서의 흐름제어방법.

청구항5

이더넷 스위치에서의 흐름제어를 위한 장치에 있어서,

상기 이더넷 스위치에 구비된 다수의 포트들과,

상기 다수의 포트 입력버퍼들 각각은 상기 포트들 각각에 대응되며 수신된 패킷데이터를 임시 저장하는 다수의 포트 입력 버퍼들과,

상기 포트 입력버퍼들 각각의 상태를 체크하여 각각의 버퍼상태정보로 제공하는 입력버퍼 상태 체크부와,

각각의 버퍼상태정보를 이용하여 각 포트들에 대한 우선순위를 상기 다수의 포트 각각에 할당하게 스케줄링하는 포트 서비스 스케줄러로 구성하여,

상기 이더넷 스위치가 상기 할당된 우선순위에 의거하여 포트 입력버퍼들 각각에 저장된 패킷데이터를 리드하여 수신 처리함을 특징으로 하는 장치.

청구항6

제5항에 있어서, 상기 입력버퍼 상태 체크부는 상기 다수의 포트 입력 버퍼들 각각에 대응 연결된 다수의 입력버퍼 상태 체크 부들로 구성함을 특징으로 하는 장치.

청구항7

제6항에 있어서, 상기 다수의 입력버퍼 상태 체크부들 각각에 대응 연결되며, 상기 다수의 입력버퍼 상태 체크부들 각각에서 제공하는 버퍼상태정보를 이용하여 수신처리동작과 송신처리동작중의 하나에 우선순위를 할당하고 우선순위에 따라 수신 및 송신 처리동작을 수행하는 다수의 포트 제어부들을 더 구비함을 특징으로 하는 장치.

청구항8

이더넷 스위치는 다수의 포트들 및 다수의 포트 입력 버퍼들을 구비하며, 상기 다수의 포트 입력버퍼들 각각은 상기 포트들 각각에 대응되며 수신된 패킷데이터를 임시 저장하는, 상기 이더넷 스위치에서의 흐름제어방법에 있어서,

상기 포트 입력버퍼들 각각의 상태를 체크하는 과정과,

상기 체크된 포트 입력버퍼들중의 버퍼상태가 미리 설정된 풀 경고 임계치를 초과하게 되면 해당 입력버퍼에 대한 풀 경고 메시지를 제공하는 과정과,

상기 풀 경고 메시지가 수신되면 해당 입력포트의 수신처리동작과 송신처리동작중에서 수신처리동작에 우선순위를 할당하는 과정으로 이루어짐을 특징으로 하는 흐름제어방법.

청구항9

제8항에 있어서, 상기 풀 경고 메시지가 수신되면 해당 입력포트의 입력버퍼들 각각에 저장된 패킷데이터를 우선적으로 리드하여 수신 처리하는 과정을 더 가짐을 특징으로 하는 이더넷 스위치에서의 흐름제어방법.

청구항10

이더넷 스위치는 다수의 포트들 및 다수의 포트 입력 버퍼들을 구비하며, 상기 다수의 포트 입력버퍼들 각각은 상기 포트들 각각에 대응되며 수신된 패킷데이터를 임시 저장하는, 상기 이더넷 스위치에서의 흐름제어방법에 있어서,

상기 포트 입력버퍼들 각각의 상태를 체크하는 과정과,

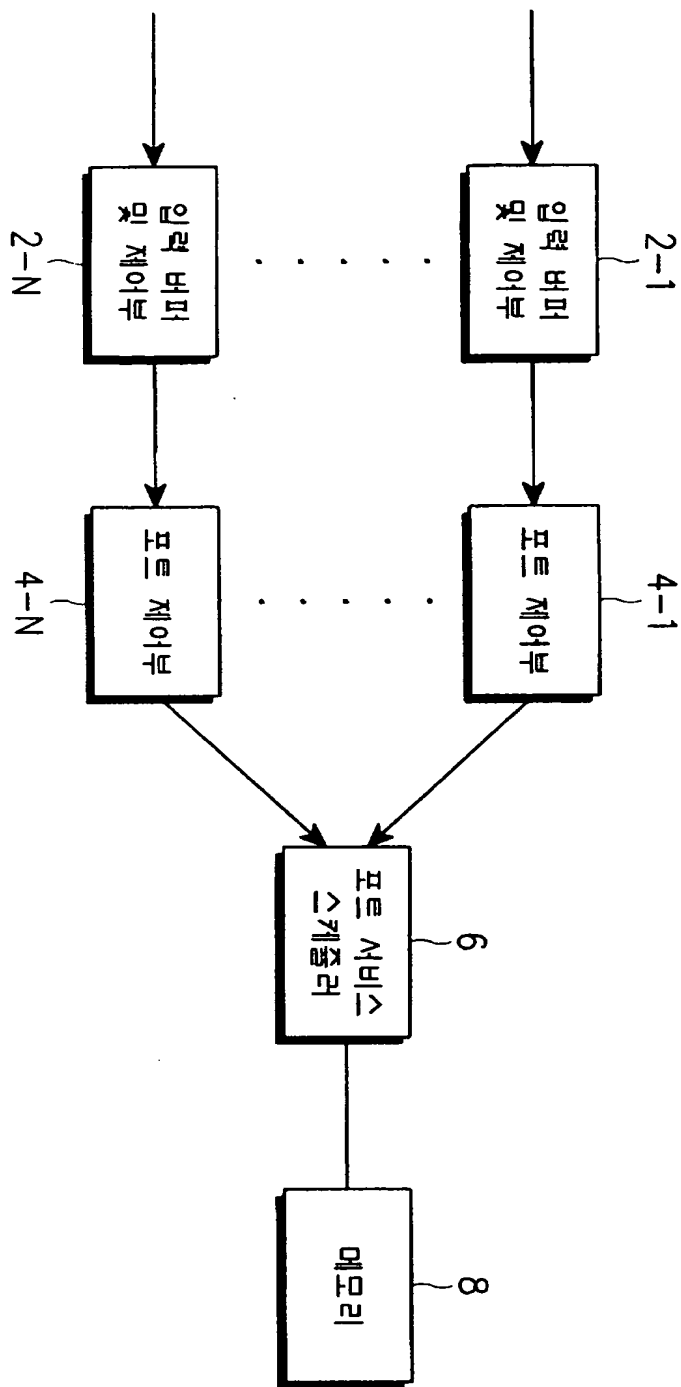
상기 체크된 포트 입력버퍼들중의 버퍼상태가 미리 설정된 풀 경고 임계치를 초과하게 되면 해당 입력버퍼에 대한 풀 경고 메시지를 제공하는 과정과,

상기 풀 경고 메시지가 수신되면 해당 입력포트의 입력버퍼들 각각에 저장된 패킷데이터를 우선적으로 리드하여 수신 처리하

는 과정으로 이루어짐을 특징으로 하는 이더넷 스위치에서의 흐름제어방법.

도면

도면1



도면2

